

for IDS

1/1 PLUSPAT · (C) QUESTEL-ORBIT image

PN · JP7071979 A 19950317 [JP07071979]

PN2 · JP3149638 B2 20010326 [JP3149638]

TI · (A) PHYSICAL-QUANTITY CONVERTER CIRCUIT

PA · (A) YOKOGAWA ELECTRIC CORP

PA0 · (A) YOKOGAWA ELECTRIC CORP

IN · (A) ODOHIRA TETSU; TAKAMUKAI YAYOI

AP · JP22087993 19930906 [***1993JP-0220879***]

PR · JP22087993 19930906 [1993JP-0220879]

STG · (A) Doc. Laid open to publ. Inspec.

STG2 · (B2) Grant. Pat. With A from 2500000 on

AB · PURPOSE: To enable cost reduction and significant range enlargement by enabling an output corresponding to a physical quantity to be obtained, without depending on the voltage of a circuit power source, as a frequency signal.

- CONSTITUTION: An output voltage $V(\text{sub } 0)$ emerging at the output end of an operational amplifier $Q(\text{sub } 1)$ is applied to the (+) input end of a comparator $Q(\text{sub } 2)$, and a feedback voltage $V(\text{sub } n)$ is applied to the (-) input end of the comparator $Q(\text{sub } 2)$, and the output end of the comparator $Q(\text{sub } 2)$ is connected to the data end of a pulse converter circuit $Q(\text{sub } 3)$. When the voltages $V(\text{sub } n)$ and $V(\text{sub } 0)$ inputted to the comparator $Q(\text{sub } 2)$ are in the relation $V(\text{sub } n) > V(\text{sub } 0)$, a low-level signal is outputted to the output end of a NOR gate whether a clock signal $f(\text{sub } ck)$ is high or low, and the voltage $V(\text{sub } n)$ decreases to approach the relation $V(\text{sub } n) = V(\text{sub } 0)$. When $V(\text{sub } n) < V(\text{sub } 0)$, the signal $f(\text{sub } ck)$ passes through the NOR gate and increases the voltage $V(\text{sub } n)$, so that the voltage $V(\text{sub } n)$ approaches the relation $V(\text{sub } n) = V(\text{sub } 0)$. Thus an output frequency $f(\text{sub } r)$ when the circuit is stable is made to correspond to the pressure P measured. The frequency $f(\text{sub } r)$ is outputted to a microcomputer for a variety of signal processing.

- COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-71979

(43) 公開日 平成7年(1995)3月17日

(51) Int.Cl.⁸

G 0 1 D 3/028

G 0 1 L 9/00

識別記号

庁内整理番号

F I

技術表示箇所

E

G 0 1 D 3/04

F

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平5-220879

(22) 出願日 平成5年(1993)9月6日

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町2丁目9番32号

(72) 発明者 高向 弥生

東京都武蔵野市中町2丁目9番32号 横河
電機株式会社内

(72) 発明者 尾土平 ▲てつ▼

東京都武蔵野市中町2丁目9番32号 横河
電機株式会社内

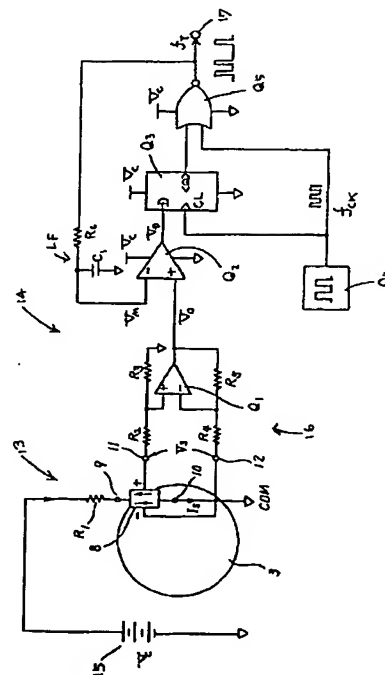
(74) 代理人 弁理士 小沢 信助

(54) 【発明の名称】 物理量変換回路

(57) 【要約】

【目的】 物理量に対応する出力の周波数信号が回路電源の変動に依存しないように改良した物理量変換回路を提供するにある。

【構成】 回路電源が供給され物理量を検出してこれを先の回路電源に依存する電気信号に変換するセンサ手段と、安定なクロック信号を発生するクロック信号発生手段と、出力周波数の振幅平均値と先の電気信号との大きさを比較して比較信号を出力する比較手段と、この比較信号を先のクロック信号を用いてパルス信号に変換するパルス変換手段と、先のクロック信号を先のパルス信号によりマスクして先の出力周波数とするマスク手段とを具備し、先の回路電源の変動に依存しない先の出力周波数とするようにしたものである。



【特許請求の範囲】

【請求項 1】回路電源が供給され物理量を検出してこれを前記回路電源に依存する電気信号に変換するセンサ手段と、安定なクロック信号を発生するクロック信号発生手段と、出力周波数の振幅平均値と前記電気信号との大小を比較して比較信号を出力する比較手段と、この比較信号を前記クロック信号を用いてパルス信号に変換するパルス変換手段と、前記クロック信号を前記パルス信号によりマスクして前記出力周波数とするマスク手段とを具備し、前記回路電源の変動に依存しない前記出力周波数とすることを特徴とする物理量変換回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、圧力などの物理量を検出してこれに対応する周波数信号に変換する物理量変換回路に係り、特にこの周波数信号が回路電源の変動に依存しないように改良した物理量変換回路に関する。

【0002】

【従来の技術】圧力などの物理量を電気信号に変換する場合は、例えば圧力感応ゲージなどを一辺に用いてブリッジを構成し、このブリッジの電源端に安定な電源電圧を出力する駆動電源を用いて、その出力端から測定圧力に対応する電圧を得る。ここで、安定な電圧を出力する駆動電源を用いるのは、この駆動電源の電圧変動がそのまま出力変動を伴うからである。

【0003】そして、得られた出力電圧はアナログ電圧であるので、通常、マイクロコンピュータなどを用いてデジタル処理をするために、このアナログ電圧はアナログ／デジタル変換器によりデジタル信号に変換されてマイクロコンピュータに出力される。このデジタル信号に変換する場合にも、基準電圧として安定な直流の基準電源を必要とする。

【0004】

【発明が解決しようとする課題】しかしながら、以上のように出力電圧は、駆動電源、或いは基準電源の安定性に依存することとなるので、これらの電源の安定性を極めて良好に保持するために回路的に各種の工夫をする必要があり、これに伴いコストの上昇、大型化の原因をなしている。

【0005】特に、このような物理量変換回路では、測定範囲の変更、つまりレンジ変更を必要とすることが多く、このため同一の機種でレンジを大幅に拡大すると、この拡大の割合に応じて電源の安定度を向上させないと、各レンジで同一の精度を維持することができないという問題がある。

【0006】

【課題を解決するための手段】本発明は、以上の課題を解決するための構成として、回路電源が供給され物理量を検出してこれを先の回路電源に依存する電気信号に変換するセンサ手段と、安定なクロック信号を発生するク

ロック信号発生手段と、出力周波数の振幅平均値と先の電気信号との大小を比較して比較信号を出力する比較手段と、この比較信号を先のクロック信号を用いてパルス信号に変換するパルス変換手段と、先のクロック信号を先のパルス信号によりマスクして先の出力周波数とするマスク手段とを具備し、先の回路電源の変動に依存しない先の出力周波数とするようにしたものである。

【0007】

【作 用】センサ手段は回路電源が供給され物理量を検出してこれを先の回路電源に依存する電気信号に変換する。そして、クロック信号発生手段は安定なクロック信号を発生させる。

【0008】比較手段は出力周波数の振幅平均値と先の電気信号との大小を比較して比較信号を出力し、パルス変換手段はこの比較信号を先のクロック信号を用いてパルス信号に変換する。

【0009】マスク手段は先のクロック信号を先のパルス信号によりマスクして先の出力周波数とし、先の回路電源の変動に依存しない先の物理量に対応する先の出力周波数を得る。

【0010】

【実施例】以下、圧力センサを例として本発明の実施例の説明をする。図 1 は本発明の 1 実施例の構成を示すブロック図であり、図 2 はこのうち圧力センサ部の詳細な構成を示す構成図である。

【0011】まず、図 2 から説明する。図 2 (イ) は圧力センサ部の平面図、(ロ) はその横断面図である。1 は n 形のシリコン単結晶で作られたダイヤフラムであり、このダイヤフラム 1 は凹部 2 を有し更に凹部 2 の形成により単結晶の厚さの薄くなった起歪部 2 とその周辺の固定部 4 とを有している。

【0012】固定部 4 は連通孔 5 を有する基板 6 にガラス薄膜 7 を介して陽極接合などにより固定されている。起歪部 3 は単結晶の (100) 面とされ、その上にはその中心を通る結晶軸 <001> 方向で起歪部 3 と固定部 4 との境界付近に剪断形ゲージ 8 が不純物の拡散により伝導形が P 形として形成されている。

【0013】図 2 (ハ) に剪断形ゲージ 8 の構成を拡大して示す。図に示す剪断形ゲージ 8 はゲージ長が L でゲージ幅が W であり、この剪断形ゲージ 8 の長さ方向に電源端 9、10 が形成され、ここに電圧が印加される。

【0014】測定圧力 P がダイヤフラム 1 に与えられると、これによって生じた剪断応力 τ に対応した電圧がゲージ長 L のほぼ中央に形成された出力端 11、12 に得られる。しかし、電源端 9、10 間の抵抗は測定圧力 P により変化を受けない。

【0015】次に、この圧力センサ部 13 と変換部 14 とを結合した図 1 に示す構成について説明する。圧力センサ部 13 の剪断形ゲージ 8 の電源端 9、10 には、抵抗 R_i を介して回路電源 15 から回路電圧 V_c が印加され

ている。これにより、剪断形ゲージ 8 の出力端 11、12 に現れる出力電圧 V_s は差動増幅器 16 に与えられるが、この差動増幅器 16 は演算増幅器 Q_1 、抵抗 $R_2 \sim R_5$ で構成される。

【0016】演算増幅器 Q_1 の非反転入力端 (+) は出力端 11 と共通電位点 COM との間に直列に接続された抵抗 R_2 と R_3 の分圧点に接続されている。一方、反転入力端 (-) は抵抗 R_4 を介して出力端 12 に接続されると共に演算増幅器 Q_1 の出力端と抵抗 R_5 を介して接続されている。

【0017】演算増幅器 Q_1 の出力端に現れる出力電圧 V_0 は、比較器 Q_2 の (+) 入力端に印加され、その (-) 入力端には帰還電圧 V_n が印加され、その出力端はパルス変換回路 Q_3 のデータ端 D に接続されている。そして、この比較器 Q_2 の電源端は回路電圧 V_c で付勢されている。

【0018】パルス変換回路 Q_3 は、回路電圧 V_c で付勢され、そのクロック端 CL には水晶発振子などを用いた安定な周波数を発振するクロック発生回路 Q_4 からクロック信号 f_{ck} が印加されている。

【0019】パルス変換回路 Q_3 の反転出力端 $\langle Q \rangle$ は、回路電圧 V_c で付勢されマスク回路として機能する NOR ゲート Q_5 の入力的一端に接続され、その入力の他端にはクロック信号 f_{ck} が印加されている。

【0020】NOR ゲート Q_5 の出力端は出力端子 17 に接続されると共に抵抗 R_6 とコンデンサ C_1 とで構成される低域フィルタ LF により平滑されて帰還電圧 V_n として比較器 Q_2 の (-) 入力端に負帰還される。

【0021】次に、以上のように構成された実施例の動作について図 3 に示す波形図を用いて説明する。剪断形ゲージ 8 の電源端 9 と 10 には、回路電圧 V_c が印加され、これによって剪断形ゲージ 8 に電流 I_s が流れる。

【0022】シート抵抗を R_s 、剪断ピエゾ抵抗係数を π 、剪断形ゲージ 8 に働く剪断応力を τ_s とすれば、出力電圧 V_s は次式で示される。

$$V_s = I_s \cdot R_s \cdot \pi \cdot \tau_s \quad (1)$$

【0023】ここで、 β を定数とし、 α を差動増幅器 16 のゲインとすると、 $\beta V_c = I_s \cdot R_s$ 、 $V_0 = \alpha \cdot V_s$ の関係があるので、

$$V_0 = \alpha \beta \cdot \pi \cdot \tau_s \cdot V_c \quad (2)$$

を得る。

$$\Delta V_1 = (V_{oh} - V_n) [1 - \exp(-t/\tau)] \quad (3)$$

$$\Delta V_2 = V_n [1 - \exp(-t/\tau)] \quad (4)$$

ここで、 τ は低域フィルタ LF の時定数である。

【0032】このように、帰還電圧 V_n は時間的に変動しているが、 $1/f_{ck}$ より十分に長い時間では、出力電圧 V_0 にほぼ等しくなるので、 $V_n = V_0$ とおく。そして、この場合には、

$$(V_{oh} - V_n) T_H = V_n (1 - T_H) \quad (6)$$

を得る。したがって、

$$T_H = V_n / V_{oh} \quad (7)$$

【0024】比較器 Q_2 は、この出力電圧 V_0 と帰還電圧 V_n とが一致するように動作するが、この場合の帰還電圧 V_n は出力端子 17 に得られる出力周波数 f_T を低域フィルタ LF で平滑した形の波形として得られる。

【0025】いま、比較器 Q_2 に入力される帰還電圧 V_n と出力電圧 V_0 との関係が、 $V_n > V_0$ なる状態にあるときは、比較器 Q_2 の出力端に現れる比較電圧 V_0 はローレベル状態にあるので、パルス変換回路 Q_3 のデータ端 D はローレベル状態にあり、これがクロック端 CL に印加されるクロック信号 f_{ck} によりラッチされて反転出力端 $\langle Q \rangle$ はハイレベルの電位となる。

【0026】したがって、NOR ゲートの入力的一端がハイレベル状態にあるので、クロック信号 f_{ck} のハイ/ローの如何を問わず NOR ゲートの出力端にはローレベルの信号が出力される。

【0027】つまり、反転出力端 $\langle Q \rangle$ のハイレベルの電位により、クロック信号 f_{ck} がマスクされてそのパルスが間引かれて減少するので、帰還電圧 V_n が減少し、 $V_n = V_0$ に近づけられる。

【0028】逆に、 $V_n < V_0$ の状態では、比較器 Q_2 の出力端に現れる比較電圧 V_0 はハイレベル状態にあるので、パルス変換回路 Q_3 のデータ端 D はハイレベル状態にあり、これがクロック端 CL に印加されるクロック信号 f_{ck} によりラッチされて反転出力端 $\langle Q \rangle$ はローレベルの電位となる。

【0029】したがって、NOR ゲートの入力的一端がローレベル状態にあるので、クロック信号 f_{ck} は NOR ゲートを通過して帰還電圧 V_n を増加させ、 $V_n = V_0$ に近づけられる。このようにして、回路が安定したときの出力周波数 f_T は測定圧力 P に対応したものとなる。以上の点について更に詳しく説明する。

【0030】出力周波数 f_T は図 3 (イ) に示すようにピーク値が V_{oh} で、ハイレベル期間が T_H 、ローレベル期間が T_L の波形をなし、これらの幅は変動している。

図 3 (ロ) に示すように、これを低域フィルタ LF で平滑したときの出力電圧 V_0 に対する帰還電圧 V_n の増加のときの変動幅を ΔV_1 、帰還電圧 V_n の最大変動値から減少したときの変動幅を ΔV_2 とすると、次式が得られる。

【0031】

$$\Delta V_1 \cdot T_H = \Delta V_2 \cdot T_L \quad (5)$$

が成り立つ。

【0033】ここで、 $T_H + T_L = 1$ 秒として (3) 式、(4) 式を (5) 式に代入すると、

となる。

【0034】一方、出力周波数 f_T は、

$$f_T = T_H / (1/2 f_{CK}) \quad (8)$$

で与えられるので、この式に (7) 式を代入して、

$$f_T = (2 f_{CK}) V_n / V_{OH} \quad (9)$$

を得る。

【0035】ところで、 K を比例定数とすると、 V_{OH} は、 $V_{OH} = K \cdot V_C$ なる関係があるので、この関係と $V_n = V_0$ の関係と、(2) 式を用いると、(9) 式は

$$f_T = (2 f_{CK}) \alpha \beta \cdot \pi \cdot \tau_s \cdot V_C / (K \cdot V_C) \\ = \alpha \beta \cdot \pi \cdot \tau_s \cdot 2 f_{CK} / K \quad (10)$$

となる。

【0036】この (10) 式は剪断形ゲージ 8 に働く剪断応力 τ_s 以外の係数は一定であるので、回路電圧 V_C の変動に関係なく、剪断応力 τ_s 、つまり測定圧力 P に比例した出力周波数 f_T を得ることができる。なお、クロック周波数 f_{CK} は、例えば水晶振動子などを用いれば極めて安定な周波数が得られる。

【0037】測定圧力 P が周波数の形で得られるので、この出力周波数 f_T をマイクロコンピュータに出力して各種の信号処理をするためのデジタル化に際して誤差が入ることがなく、高精度化が可能となる。

【0038】また、出力端子 17 の後段での信号処理に際して測定レンジを拡大しても出力周波数 f_T は (10) 式に示すように回路電圧 V_C には無関係であるので、回路電圧 V_C の変動に起因する変動が拡大されることもない。

【0039】

【発明の効果】以上、実施例と共に具体的に説明したように本発明によれば、物理量に対応する出力を回路電源

の電圧に依存せずしかも周波数信号として得られる構成としたので、回路電源の安定性を高くする必要がなく、またデジタル処理に適した信号としてほぼそのまま使用でき、このためコストの低減に効果がある。

05 【0040】特に、このような物理量変換回路では、測定範囲の変更、つまりレンジ変更を必要とすることが多いが、この場合でも、レンジを大幅に拡大しても回路電源の安定度に依存しないので、大幅なレンジ拡大が可能である。

10 【図面の簡単な説明】

【図1】本発明の1実施例の構成を示すブロック図である。

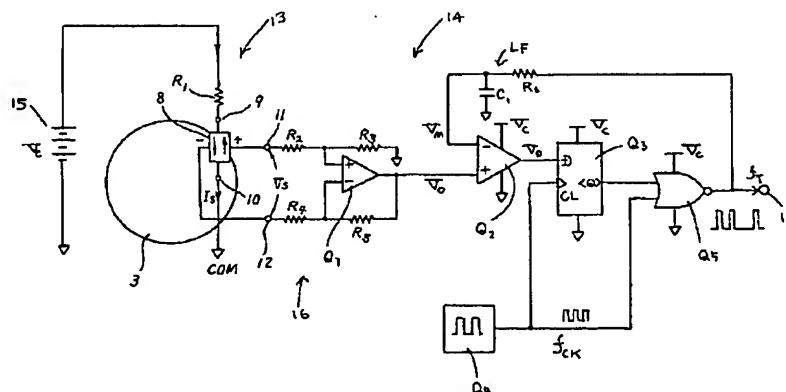
【図2】図1に示す構成のうちセンサ部の詳細な構成を示す構成図である。

15 【図3】図1に示す実施例の動作を説明する波形図である。

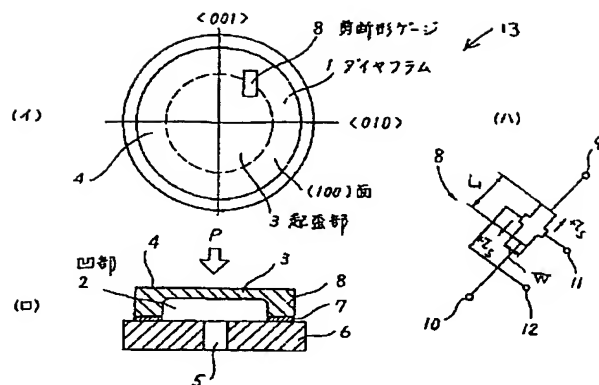
【符号の説明】

- 1 ダイヤフラム
- 2 凹部
- 20 3 起歪部
- 8 剪断形ゲージ
- 13 圧力センサ部
- 14 変換部
- 15 回路電源
- 25 16 差動増幅器
- Q_2 比較器
- Q_3 パルス変換回路
- Q_4 クロック発生回路
- Q_5 NORゲート
- 30 LF 低域フィルタ

【図1】



【図 2】



【図 3】

